電気工学通論Ⅱ（３）

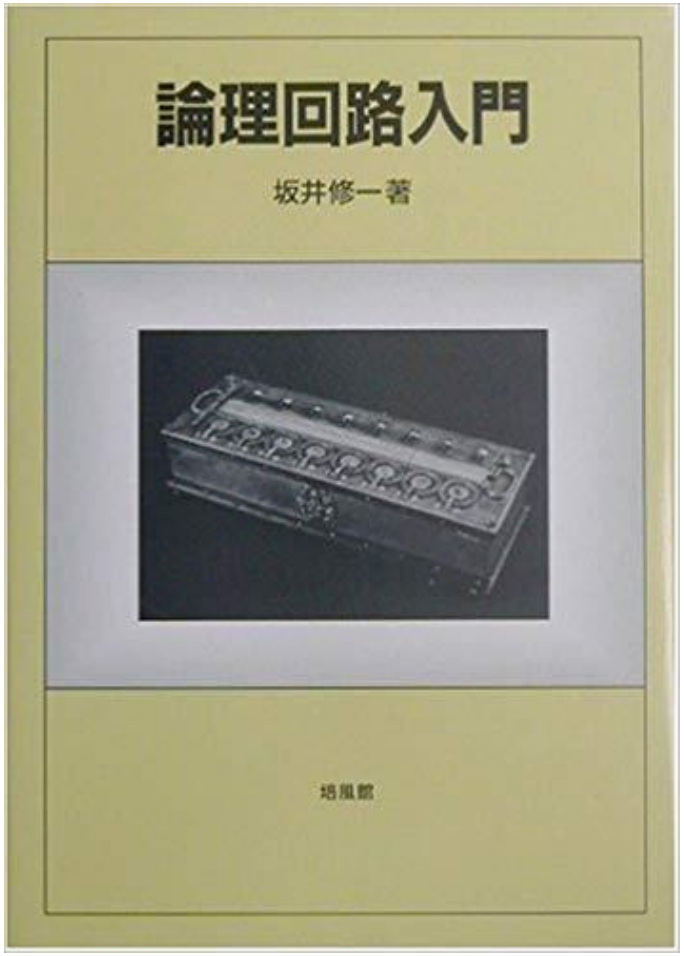
坂井　修一
東京大学大学院 情報理工学系研究科 電子情報学専攻
東京大学　工学部　電子情報工学科

- スケジュール
- 組合せ回路の構成法

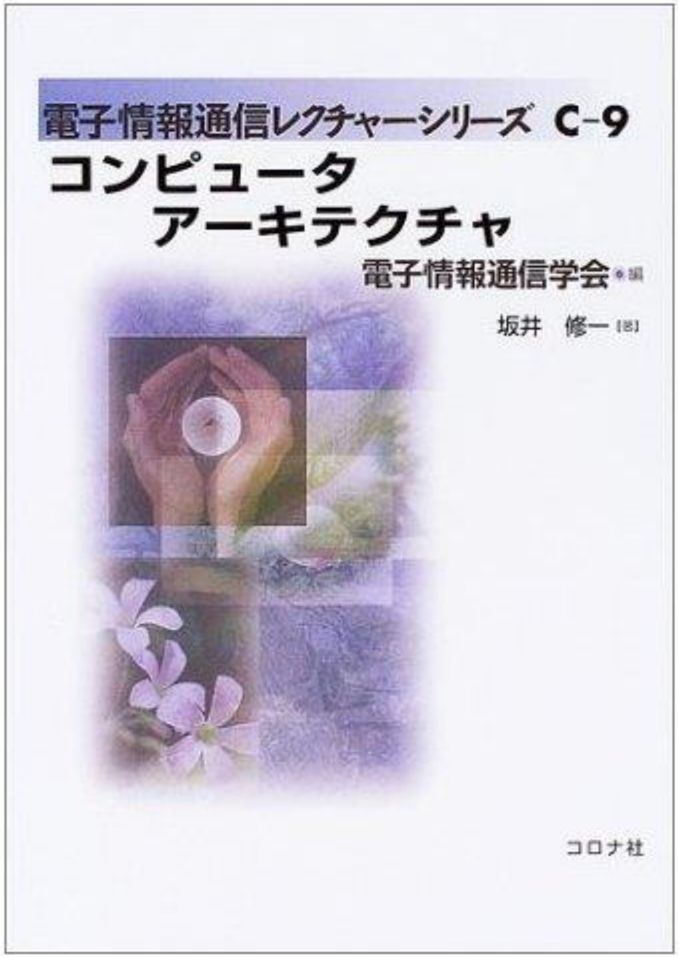
はじめに

- 本講義の目的
  - ディジタル回路とコンピュータアーキテクチャの基礎を学習する
- 時間・場所
  - 火曜日 8:30 – 10:15、工学部2号館213
- ホームページ（ダウンロード可能）
  - url: http://www.mtl.t.u-tokyo.ac.jp/~sakai/tsuron2/
- 教科書
  - 坂井修一『論理回路入門』（培風館）
  - 坂井修一 『コンピュータアーキテクチャ』（コロナ社）

教科書



論理回路入門
坂井修一 著
培風館



電子情報通信レクチャーシリーズ C-9
コンピュータアーキテクチャ
電子情報通信学会 編
坂井 修一 著
コロナ社

講義の概要と予定（１／２）

１．ディジタル回路入門

ディジタルとアナログ、２進数、補数表現、四則演算

２． 論理演算

論理演算とは、３つの基本論理演算、NORとNAND、完備性、ディジタル回路の表現、ブール代数、標準形

３．組み合わせ回路の構成法

真理値表と組合せ回路、組合せ回路の簡単化

４．組合せ回路の実例

加算器、補数、減算器、ＡＬＵ、デコーダ、セレクタなど

５．フリップフロップ

ＦＦ、ＳＲラッチ、Ｄラッチ、非同期と同期、SR−FF、Ｄ−FF、マスタスレーブ形とエッジトリガ形, JK−FF, レジスタ

６．基本的な順序回路

７．一般的な順序回路の作り方

講義の概要と予定（２／２）

８．コンピュータアーキテクチャ入門

計算のサイクル、主記憶装置、メモリの構成と分類、レジスタファイル、命令、命令実行の仕組み、実行サイクル、算術論理演算命令、シーケンサ、条件分岐命令

９．命令セットアーキテクチャ

操作とオペランド、命令の表現形式、アセンブリ言語、命令セット、算術論理演算命令、データ移動命令、分岐命令、アドレシング、サブルーチン、RISCとCISC

10．パイプライン

11．キャッシュと仮想記憶

12．入出力と周辺装置

周辺装置、ディスプレイ、二次記憶装置、ハードウェアインタフェース、割り込みとポーリング、アービタ、DMA、例外処理

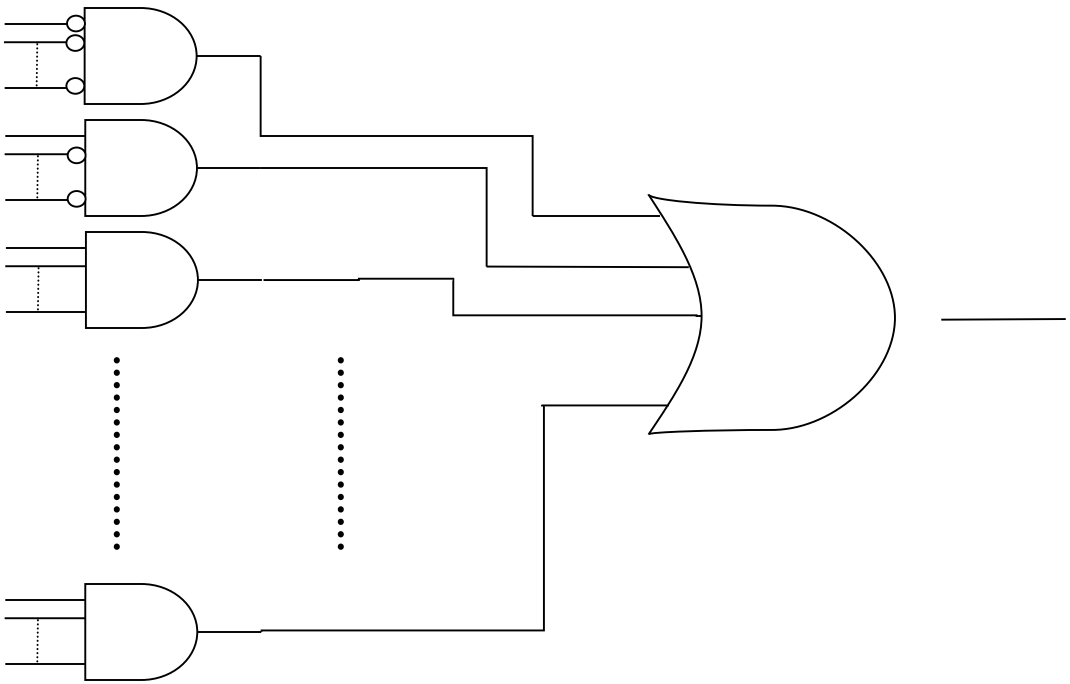
休講：　X月Y日　　試験：　Z月W日

成績：　出席（小テスト）＋試験　４年生：追試・レポート無し

3. 組合せ回路の構成法

- 加法標準形
  - 定義(復習)

    最小項の論理和＝真理値表で1になる1行をANDで表現し、該当する行のすべてをORで接続したもの



例.

$\overline{X}\cdot Y + X\cdot\overline{Y}$ (XOR)

$\overline{X}\cdot\overline{Y}\cdot\overline{Z} + X\cdot Y\cdot Z$

3.1 加法標準形の利点と欠点

- 利点
  - 設計が簡単で機械的
  - NOT-AND-ORで構成されるので、出力の遅延は3段分
- 欠点： 無駄が多い
  - 真理値表に出てくる「1」の数だけANDゲートが必要
  - ANDゲートは、すべての入力の信号線と同数の入力を必要とする
  - 真理値表の出力における「1」の数だけの入力数をもつORゲートが必要になる

→ **簡単化が必要**

組み合わせ回路の設計法

（1）問題をよく把握し、定式化する。

具体的には、入力・出力を２進数で表現し、これらの間の関係を真理値表で表現する

（2）真理値表から、加法標準形の論理関数を得る

（3）論理関数を簡単化する

（4）回路を記述する

3.2 組合せ回路の簡単化

- 簡単化とは？

(1) 回路の遅延時間を短くすること

(2) 回路の総量を小さくすること

- 加法標準形の簡単化

(1) AND素子の数を減らすこと

＝　ＯＲ素子の入力数を減らすこと

(2) AND素子の入力数を減らすこと

- 方法

1. ブール代数による方法
2. カルノー図による方法
3. クワイン・マクラスキーの方法

簡単化の例(1)

$\Sigma(1, 2, 3)$

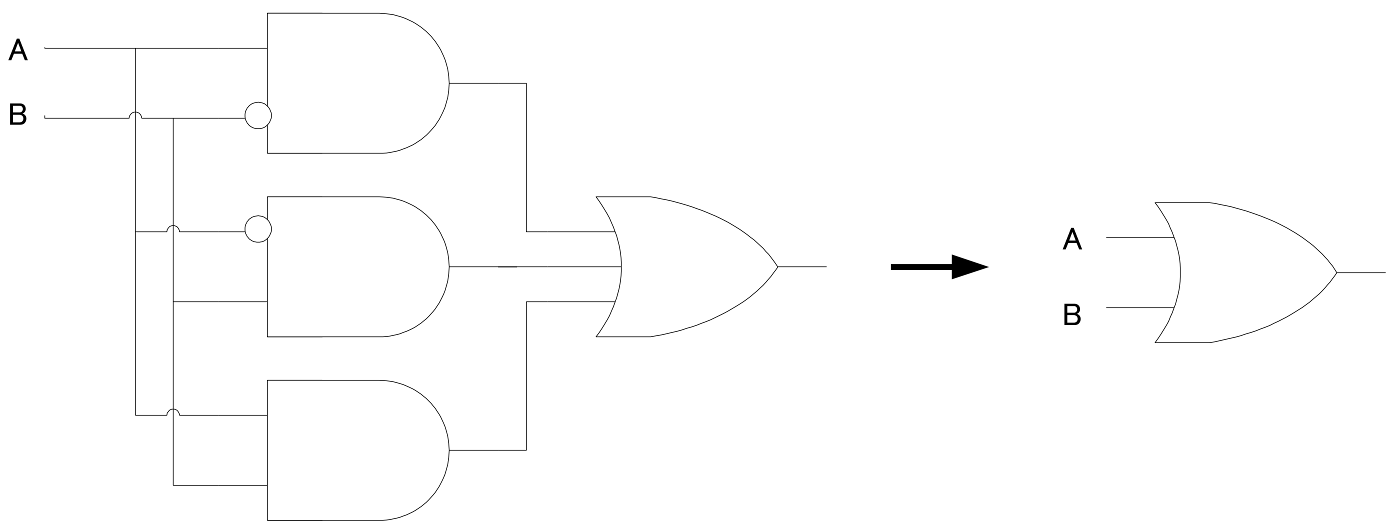
$= \overline{X}\cdot Y + X\cdot \overline{Y} + X\cdot Y$

$= X\cdot \overline{Y} + X\cdot Y + \overline{X}\cdot Y + X\cdot Y$　　$A + A = A$、交換法則

$= X\cdot(\overline{Y} + Y) + (\overline{X} + X)\cdot Y$　　分配法則

$= X\cdot 1 + 1\cdot Y$　　$A + \overline{A} = 1$

$= X + Y$　　$1\cdot A = A$



簡単化の例(2)

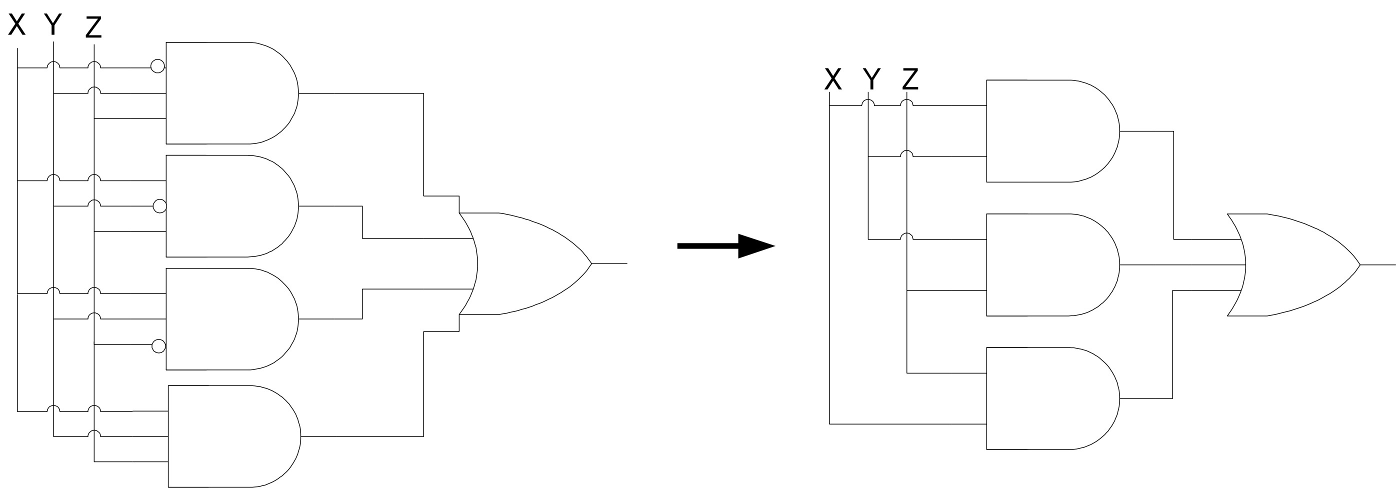
$\Sigma(3,5,6,7) = \overline{X}\cdot Y\cdot Z+X\cdot\overline{Y}\cdot Z+X\cdot Y\cdot\overline{Z}+X\cdot Y\cdot Z$　(多数決の論理)

$= \overline{X}\cdot Y\cdot Z+X\cdot Y\cdot Z+X\cdot\overline{Y}\cdot Z+X\cdot Y\cdot Z+X\cdot Y\cdot\overline{Z}+X\cdot Y\cdot Z$

A＋A＝A、交換法則

$= (\overline{X}+X)\cdot Y\cdot Z+X\cdot(\overline{Y}+Y)\cdot Z+X\cdot Y\cdot(\overline{Z}+Z)$　分配法則

$= X\cdot Y+Y\cdot Z+Z\cdot X$　A＋A＝１、１・A＝A



3.3 簡単化とは？

- （前回学習した）ブール代数の規則を利用して簡単化する。特に重要なものは、以下の通り＊
  1. $X+XY=X$、 $X(X+Y)=X$
  2. $X+\overline{X}Y=X+Y$、 $X(\overline{X}+Y)=XY$
  3. $XY+X\overline{Y}=X$（論理的隣接性）、 $(X+Y)(X+\overline{Y})=X$

＊特に必要のない場合は、・（AND）を省略する

簡単化の一般的手順

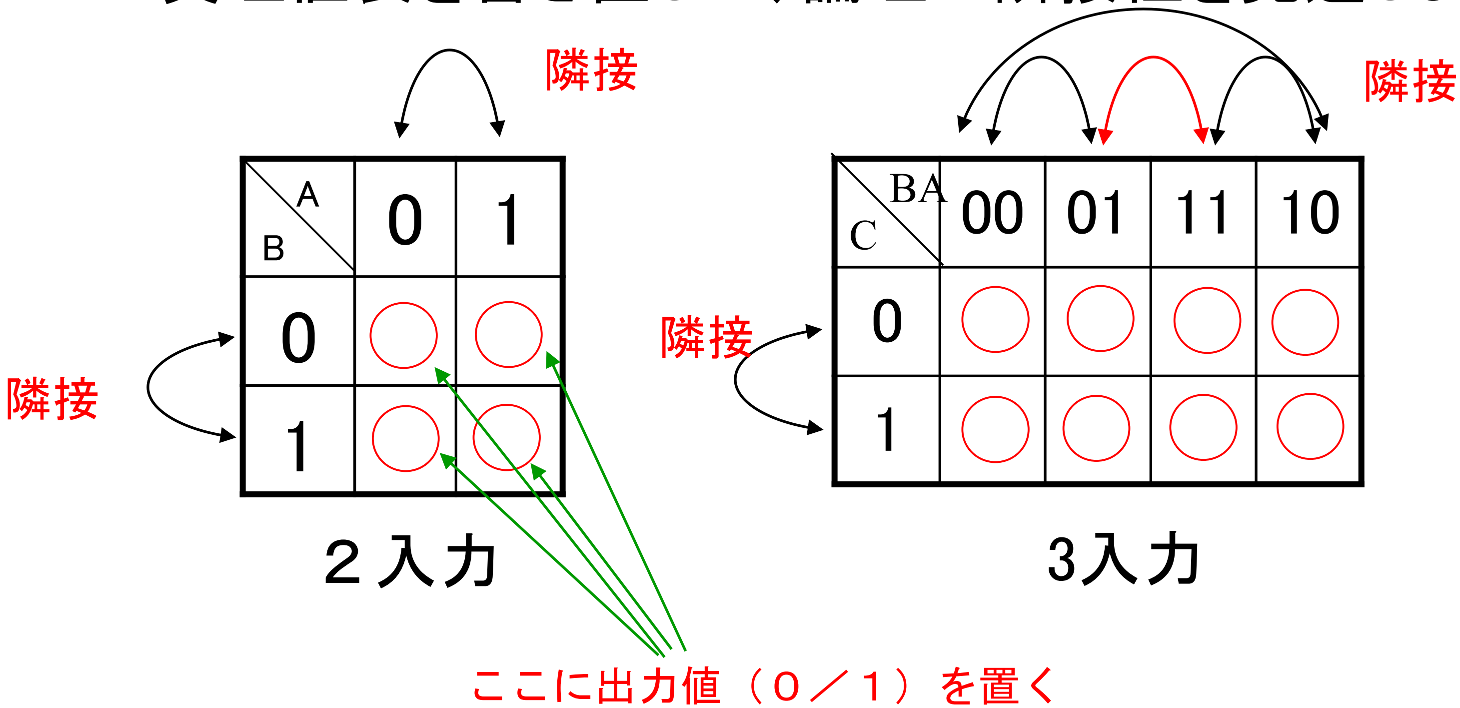
- 手順
  - 論理的隣接性に着目して、積項の数と入力数を減らすことを可能なかぎり繰り返す
  - 最終的に得られる組合せ回路がもっとも簡単なものとなるように、この簡単化の手順を最適化する

問題

- 次の論理式を簡単化せよ。結果は論理式とMIL記法の両方で表せ（自習）
  - $\bar{X}YZ$ を使わず: $X\bar{Y}\bar{Z}+X\bar{Y}Z+XYZ \;=\; X\bar{Y}+XZ$
  - $\bar{X}YZ+X\bar{Y}Z+XY\bar{Z}+XYZ \;=\; XY+YZ+ZX$
  - $\bar{X}\bar{Y}\bar{Z}+\bar{X}\bar{Y}Z+XY\bar{Z}+X\bar{Y}\bar{Z} \;=\; \ldots\ldots$
  - $\bar{X}\bar{Y}\bar{Z}+\bar{X}Y\bar{Z}+XY\bar{Z}+X\bar{Y}\bar{Z} \;=$
  - $\bar{X}\bar{Z}\bar{W}+\bar{X}Y\bar{Z}+YZW+XY\bar{Z}W+X\bar{Y}ZW=$
- 簡単化の問題点
  - ブール代数だけだと論理的隣接性を見つけるのが面倒

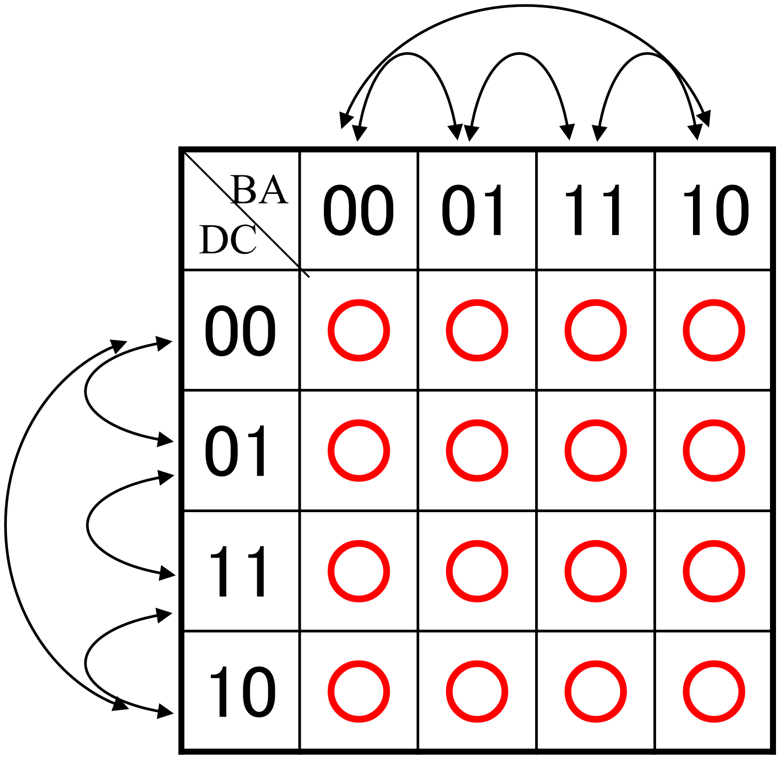
3.4 カルノー図による簡単化

- カルノー図(Karnaugh Map)
  - 真理値表を書き直して、論理の隣接性を見通しよくしたもの

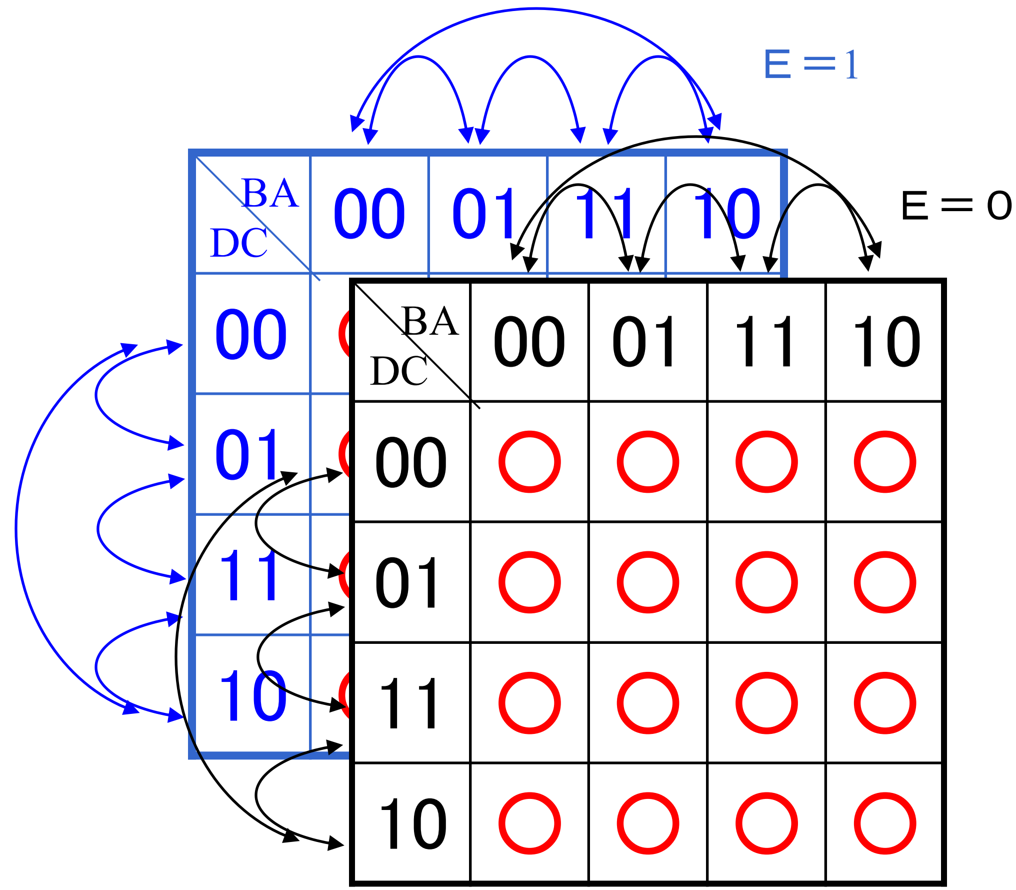


  - 論理的に隣接したものどうしが、図の上で隣接している！

多入力のカルノー図



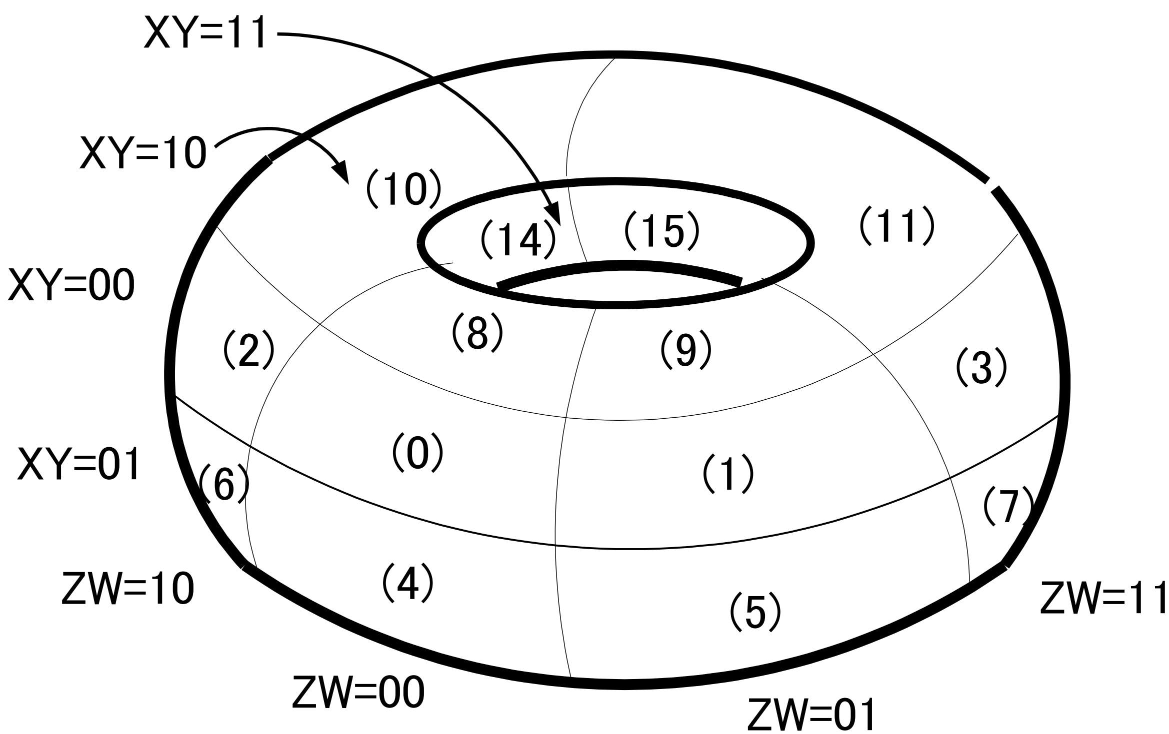
４入力



５入力

カルノー図の表現法

- トーラス状に表した４入力のカルノー図



カルノー図の例

C \ BA	00	01	11	10
0			1	
1		1	1	1

① ② ③

①： $C\bar{B}A + CBA = CA$

②： $\bar{C}BA + CBA = BA$

③： $CB\bar{A} + CB\bar{A} = CB$

∴　論理式は、$CA + AB + BC$と簡単化される

cf.　加法標準形：　$C\bar{B}A + CBA + \bar{C}BA + CB\bar{A}$

以下、カルノー図で記入していない項は**0**が入っているものとする

6入力のカルノー図

XY=00(最前面)

WV ZW	00	01	11	10
00	(0)	(1)	(3)	(2)
01	(4)	(5)	(7)	(6)
11	(8)	(9)	(11)	(10)
10	(12)	(13)	(15)	(14)

XY=01

VU ZW	00	01	11	10
00	(16)	(17)	(19)	(18)
01	(20)	(21)	(23)	(22)
11	(24)	(25)	(27)	(26)
10	(28)	(29)	(31)	(30)

XY=11

VU ZW	00	01	11	10
00	(32)	(33)	(35)	(34)
01	(36)	(37)	(39)	(38)
11	(40)	(41)	(43)	(42)
10	(44)	(45)	(47)	(46)

XY=10（最背面）

VU ZW	00	01	11	10
00	(48)	(49)	(51)	(50)
01	(52)	(53)	(55)	(54)
11	(56)	(57)	(59)	(58)
10	(60)	(61)	(63)	(62)

カルノー図による簡単化

1. カルノー図の上で、隣接した「１」を探し、これをループで囲む。ループは縦横ともに2ベキの大きさをもつとする
2. ループの大きさはなるべく大きくし、ループの数はなるべく少なくする†
3. それぞれのループに対応するAND素子を作り、これらの出力をOR素子の入力とする組合せ回路を書く。

---

†　ループを大きくすることは、ＡＮＤの入力数を減らすことに対応し、ループの数を減らすことはＡＮＤの数を減らすことに対応する。
これ以上大きくはできないループを表す論理式（積項）を、主項(**prime implicant**)という。

カルノー図による簡単化の例(1)

DC \ BA	00	01	11	10
00		1	1	
01				
11				
10				

$$\overline{D}\,\overline{C}A$$

DC \ BA	00	01	11	10
00				1
01				
11				
10				1

$$\overline{C}B\overline{A}$$

カルノー図による簡単化の例(2)

BA \ DC	00	01	11	10
00				
01				
11	1			1
10				

$DC\overline{A}$

BA \ DC	00	01	11	10
00				
01		1	1	
11		1	1	
10				

CA

カルノー図による簡単化の例(3)

DC \ BA	00	01	11	10
00		1		
01		1		
11		1		
10		1		

$\overline{B}A$

DC \ BA	00	01	11	10
00				
01	1	1	1	1
11				
10				

$\overline{D}C$

カルノー図による簡単化の例(4)

DC \ BA	00	01	11	10
00	1	1		
01				
11				
10	1	1		

$$\overline{C}\,\overline{B}$$

DC \ BA	00	01	11	10
00		1		
01		1	1	
11		1	1	
10		1		

$CA+\overline{B}A$†

cf. $CB\overline{A}+BA$

† ループは重なっても良いから大きくとる

カルノー図による簡単化の例(5)

DC \ BA	00	01	11	10
00		1	1	
01	1	1	1	1
11		1	1	
10		1	1	

$$\overline{D}C + A$$

問題

- 下記の3入力関数を簡単化せよ。答えは、ブール代数の式とMIL記法の回路の両方で記せ。
  - Σ(0, 1, 5, 6, 7)
  - Σ(0, 1, 2, 3, 5, 7)
  - Σ(0, 1, 2, 4, 7)

- 下記の4入力関数を簡単化せよ。答えは、ブール代数の式とMIL記法の回路の両方で記せ。
  - Σ(0, 1, 5, 7, 8, 10, 14, 15)
  - Σ(1, 5, 6, 7, 10, 12, 13, 15)
  - Σ(0, 2, 8, 10, 14)

- 0以上15以下の整数を4ビットの2進数として入力し、これが素数ならば1を、素数でなければ0を返す回路を書け。入力が1以上9以下ならどうか。答えは、ブール代数の式とMIL記法の回路の両方で記せ。

- 0以上15以下の整数を4ビットの2進数として入力し、これがフィボナッチ数ならば1を、素数でなければ0を返す回路を書け。入力が1以上9以下ならどうか。答えは、ブール代数の式とMIL記法の回路の両方で記せ。