

「VLSI アーキテクチャ」 レポート課題  
2018/5/16 坂井修一 出題

学年： \_\_\_\_\_  
学部・学科： \_\_\_\_\_  
学生証番号： \_\_\_\_\_  
氏名： \_\_\_\_\_

☆ 提出方法： 電気系事務室レポート提出ボックスまで、紙のレポートを提出のこと。メールは受理しません。

☆ 本紙に、学年・学部・学科・学生証番号・氏名を記入し、レポートの表紙とすること

☆ ※切:6月29日(金)17:00 締切を過ぎた原稿は理由のいかんによらず、一切受け付けない

## 課題

次の2つの課題のうち、一つを選択して実施・回答せよ。余力のある人は、両方やってもよい<sup>1</sup>。

課題1（難易度☆☆）この授業でとりあげたプロセッサは、メモリアドレスの算出に専用の加算器を用いていた。これを用いることなく、既存の ALU をアドレス算出用の加算器として使いたい。

1.1 目的とするプロセッサのブロック図を書け

1.2 Verilog HDL による記述を修正して、目的とするプロセッサの記述とせよ。解答は Verilog HDL のソース(修正箇所のみで良い)で示せ。

1.3 シミュレーションによってこのプロセッサが正しく動作することを確認せよ。確認は、アセンブリ言語で書いたプログラムをアセンブラで機械語に翻訳し、これを Modelsim にかけることで行え。解答は Modelsim の出力・メモリダンプなどで示せ。

課題2（難易度☆☆☆☆）この授業でとりあげたプロセッサをパイプライン化せよ。

2.1 目的とするプロセッサのブロック図を書け(特にパイプラインレジスタ、フォワーディング回路などに注意せよ)。

2.2 Verilog HDL による記述を修正して、目的とするプロセッサの記述とせよ(解答は Verilog HDL のソースで示せ)。

2.3 シミュレーションによってこのプロセッサが正しく動作することを確認せよ。確認は、アセンブリ言語で書いたプログラムをアセンブラで機械語に翻訳し、これを Modelsim にかけることで行え。解答は Modelsim の出力・メモリダンプなどで示せ。

なお、1.2、2.2 では、変更部分が一目でわかるように工夫すること(アンダーライン、赤字など)。

以上

---

<sup>1</sup> 1 題完答で満点とする。問題による差は設けない。2 題回答しても、満点を超える点をつけることはない。